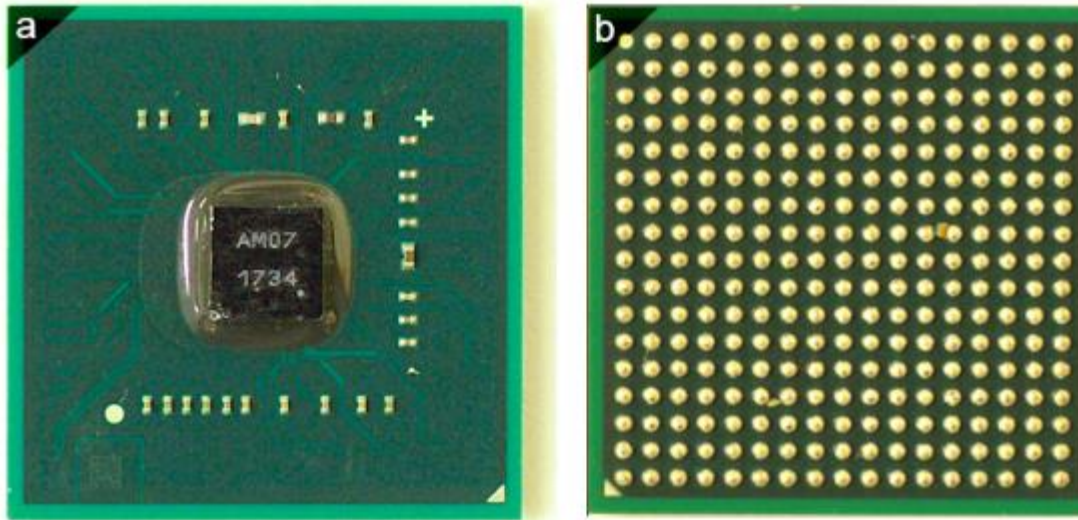


MEMORIA CAM



NUMERO DI PRIORITÀ:

102016000077445

KEYWORDS:

CAM

Memory

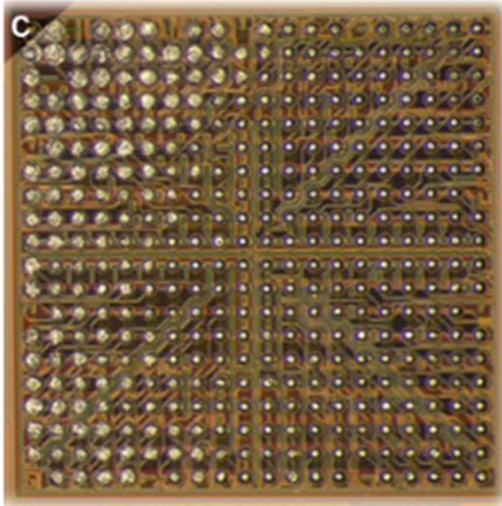
ASIC

CMOS 28 nm

IP block

Cella di memoria associativa (CAM - Content Addressable Memory) e loro utilizzo in chips per la risoluzione di problematiche legate al *pattern recognition*. In particolare l'invenzione fa riferimento ad una cella di memoria implementata per un'ottimizzazione dei consumi energetici rispetto alle tecnologie già sul mercato.

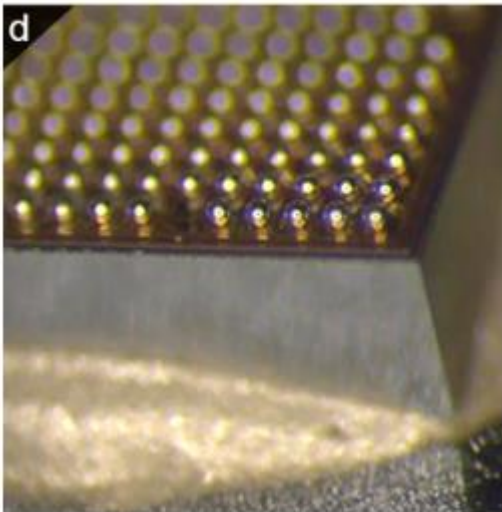
MEMORIA CAM



DESCRIZIONE:

L'architettura della memoria CAM è stata opportunamente progettata per ridurre la lunghezza delle linee di dati e di conseguenza ridurre il consumo energetico legato alla propagazione dei dati sulle linee stesse. Inoltre, un circuito di *matching*, consente la riduzione dei consumi legati alla fase di ricerca, garantendo un'ottimizzazione del confronto tra i dati presenti e quelli immessi. Se uno dei bit della parola immessa non trova corrispondenza, la cella invia un segnale di *kill* che inibisce le commutazioni delle celle a valle. Grazie a questa caratteristica, la matrice di celle richiede meno di 0.4 fJ/bit per comparazione in tecnologie HPC (High Power Computing) e meno di 0.2 fJ/bit per tecnologie HPL (High Power Low-leakage).

La cella CAM è stata progettata in due varianti, in tecnologia CMOS a 28 nm utilizzando un approccio fully-CMOS. Un prototipo contenente queste celle è stato fabbricato e testato, fino a 400 MHz, confermando le performances attese.



VANTAGGI:

- Accelerazione dei processi per la risoluzione dei problemi di riconoscimento di pattern;
- A parità di potenza di calcolo, consumi energetici ridotti rispetto a FPGA e GPU;
- Facilmente integrabile come IP-block in un ASIC.

APPLICAZIONI:

- Riconoscimento di pattern:
- immagini;
 - sequenze genetiche;
 - immagini o dati biomedici.